



Examen Parcial  
Ciclo 2012- I

Curso : Arquitectura de Computadoras  
Grupo : 1  
Profesores : Dip., Ing. Gustavo Roselló M.  
Día : Viernes 11 de Mayo del 2012  
Hora : 10:30 a 12:30 horas  
Tiempo : 120 minutos

**Nota:** La Prueba es sin copias ni apuntes. Está prohibido todo tipo de préstamo y uso de calculadora, celular, computadora o tableta

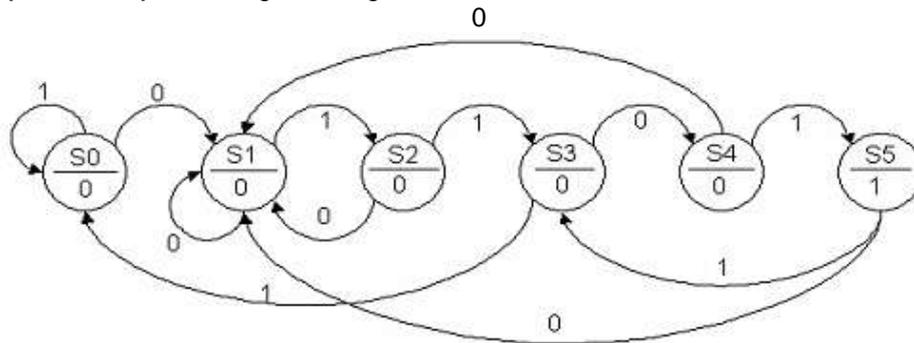
---

**Lógica Estructurada**

**Pregunta Nº 01** Implementar la MEF descrita por el DE, dado en la siguiente pregunta, usando el (04 Puntos) método del contador

**VHDL**

**Pregunta Nº 02** Desarrolle el código VHDL comentado, del Diagrama de Estado de la MEF que se muestra en (06 Puntos) la siguiente figura.



**MEA**

**Pregunta Nº 03** Diseñe una MEA que se active cuando la señal **INIC** esté en alto, tras lo cual se (08 Puntos) pone en estado de espera hasta que un sistema **SD1** le active la señal **α** en bajo la cual le indicará que le está enviando, por la única entrada, un bus de 32 bits, uno tras otro 5 datos, enteros y positivos Terminada la recepción de los datos, la MEA debe determinar la media aritmética de esos datos, y proporcionar el resultado a **SD1**, activándole la señal **FIN** en bajo, y espera que le **SD1** responda con la activación de la señal **ACK** en alto, cuando termine de recibir la respuesta, para así poder estar listo a recibir otra nueva tarea.  
Se solicita que proporcione: el diagrama del sistema general (1p), la UP(3p), la UC(1p), el flujograma(3p)

**Pregunta Nº 04** llene a modo de columnas comparativas: (02 Puntos)  
en el laboratorio del LCD, en la UP se desarrollaron  
Bloques: Función:

**EL PROFESOR**