



Examen Parcial  
Semestre 2012 - I

Curso : Circuitos Digitales II  
Grupo : 01  
Profesor : Ing. Julio González  
Día : Viernes 11 de mayo de 2012  
Hora : 10:30 – 12:30 Hs  
Duración : 120 minutos

**Nota: El examen es sin copias ni apuntes.**

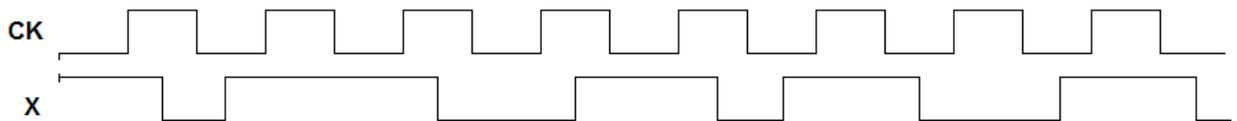
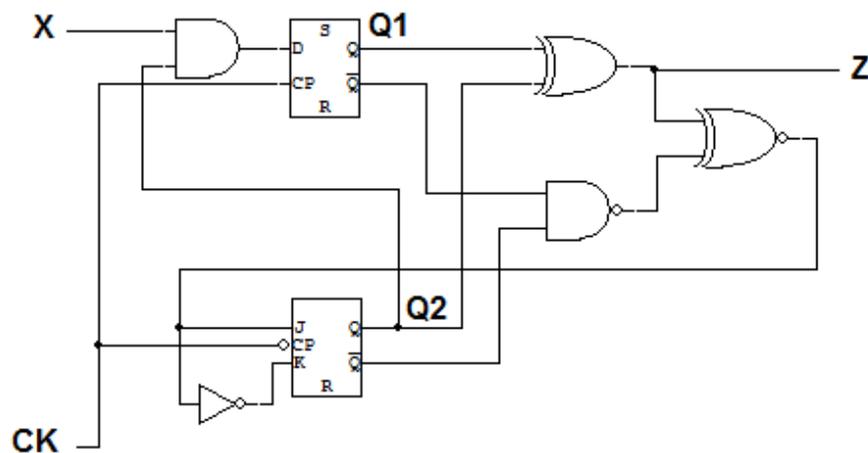
Está prohibido el préstamo de calculadoras y correctores, uso de celulares, IPAD y otros medios de comunicación, consumo de bebidas, comidas y cigarrillos.

**DESARROLLAR LAS PREGUNTAS SOLO CON LAPICERO AZUL O NEGRO**

**Pregunta N° 01**

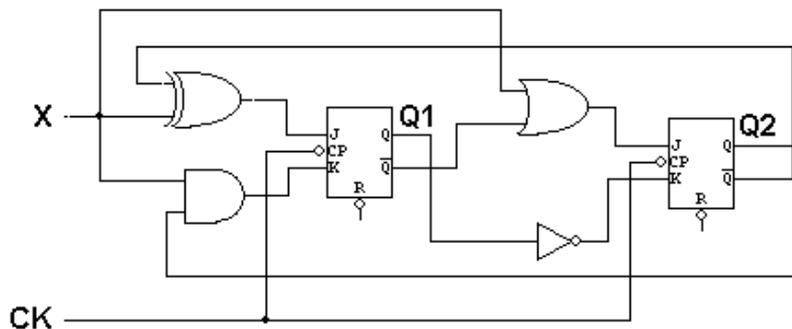
Dar los diagramas de tiempo de Q1, Q2, Z para el circuito siguiente.

Condiciones iniciales Q1 = Q2 = 0



**Pregunta N° 02**

Dar la tabla de estados y el diagrama de estados del circuito siguiente:



### Pregunta N° 03

Diseñar el circuito cuya tabla de estados se muestra.  
Usar Flip Flops J-K para el bit MAS significativo  
FF D para el MENOS significativo y T para los demás.

EST. SGTE/SAL		
EST. PTE	X=0	X=1
0000	0100/1	0111/0
0001	0010/0	0111/1
0010	1001/1	0011/1
0011	0000/0	0111/1
0100	1000/1	0110/0
0101	0110/0	0011/0
0110	1001/1	0111/1
0111	0000/0	0111/1
1000	0110/0	0011/1
1001	0101/0	0001/0

SUGERENCIA: Reducir la tabla de estados mostrada.

### Pregunta N° 04

Diseñar el CSS con entrada serial X y salida Z1 y Z2 (inicialmente '0') tal que permita detectar las dos secuencias de entrada siguientes:

Secuencia A: 0 1 1 0 1      Secuencia B: 0 0 1 1 0

Primer bit de ingreso

Al detectar la secuencia A, Z2 cambia de '0' a '1'

Al detectar la secuencia B, Z1 cambia de '0' a '1'

Usar Flip Flops      D para el bit MÁS significativo  
T para el bit MENOS significativo  
J-K para los restantes

**EL PROFESOR**

#### NOTA:

- Indicar detalladamente los pasos seguidos en la solución de los problemas
- **CADA PREGUNTA VALE 5 PUNTOS.**