



Examen Final  
Ciclo 2012- II

Curso : CE0506 Arquitectura de Computadoras  
Grupo : 01  
Profesor : Dip., Ing. Gustavo Roselló  
Día : Viernes 07 de Diciembre del 2012  
Hora : 10:30 horas  
Tiempo : 120 minutos

**Nota: La Prueba es sin copias ni apuntes. Se prohíbe el uso de calculadora, celular, tabletas, consumo de bebidas o alimentos y todo tipo de préstamo**

---

**Pregunta Nº 01** ¿Qué se entiende por ISA? identifique los tipos que existen en el mercado  
(01 Puntos)

**Pregunta Nº 02** ¿Qué es un procesador multiciclo? (1p) ¿Qué arquitecturas hardware pueden ser multiciclo, explique porqué? (1p), Dé el diagrama de bloques detallado del procesador multiciclo. (5p)

**Pregunta Nº 03** Explique que unidades funcionales se emplean en la fase .....de ejecución de la instrucción .....del procesador segmentado.  
(04 Puntos)

**Pregunta Nº 04** ¿Diga cuales son las fases de una instrucción de un procesador segmentado?  
(01 Puntos) Explique que sucede en cada una..

**Pregunta Nº 05** El mapa de memoria de toda la Unidad de Memoria (UM) de un computador tiene (07 Puntos) 1,5Mpalabras de RAM físico y 2Mpalabras de RAM de expansión, una separación de guarda de 3Mpalabras antes de los 0,75Mpalabras de ROM físico y 2.2Mpalabras de expansión de ROM, en ese orden y se está empleando chips de 1 Mbit de capacidad, considerando que el procesador tiene un bus de datos de 48 bitios, se le solicita que proporcione:

- La cantidad de chips ROM y RAM empleados en cada caso (1p)
- La cantidad de cada tipo de Integrados de memoria que se deberán comprar(1p)
- El mapeo de memoria describiendo las direcciones para cada chip empleado (3p)
- El diagrama de bloques de la UM con su decodificador (2p)

**EL PROFESOR**