



Examen Sustitutorio
Ciclo 2012- II

Curso : CE0506 Arquitectura de Computadoras
Grupo : 01
Profesor : Dip., Ing. Gustavo Roselló
Día : Viernes 15 de Diciembre del 2012
Hora : 10:30 horas
Tiempo : 100 minutos

Nota: La Prueba es sin copias ni apuntes. Se prohíbe el uso de calculadora, celular, tabletas, consumo de bebidas o alimentos y todo tipo de préstamo

Pregunta Nº 01 Diseñe una MEA que se activa con INIC en alto para luego estar a la espera de (07 Puntos) recibir por una única entrada serial, pulsos. Debe determinar el número de pulsos de cada uno de los tres tipos posibles A, B y C que pueden llegar, cada tipo es de diferente ancho, siendo A el más angosto y C el más ancho, el sistema se detiene al contabilizar un total de 3000 entre los 3 pulsos, activando una señal FIN en bajo, pero debe reconocer cuanto de cada tipo llegó hasta ese momento, dando el valor de las salidas a un sistema S que espera la respuesta, pero que es lento y debe usted dar una manera de adaptar las velocidades para asegurar que el sistema S recibió la señal. Se solicita el Flujograma (3p), la UP(3p), la UC(1p).

Pregunta Nº 02 Dé el diagrama de bloques de una memoria dinámica (1p). Modos de operación (03 Puntos) que son posibles, explicando el modo de lectura y el de refresco, destacando los tiempos que el ingeniero debe considerar en el diseño.

Pregunta Nº 03 Explique que unidades funcionales se emplean en la fase EX de ejecución de la (03 Puntos) instrucción SW del procesador segmentado.

Pregunta Nº 04 El mapa de memoria de toda la Unidad de Memoria (UM) de un computador tiene (07 Puntos) 2,5Mpalabras de RAM físico y 2Mpalabras de RAM de expansión, una separación de guarda de 10Mpalabras antes de los 2Mpalabras de ROM físico y 2Mpalabras de expansión de ROM, en ese orden. Considere que debe emplear chips de 2 Mbit de capacidad, considerando que el procesador tiene un bus de datos de 24 bits, se le solicita que proporcione:

- El mapa de memoria (1p)
- La cantidad de cada tipo de Integrados de memoria que se deberán comprar(1p)
- Los rangos de direcciones para cada chip o módulo empleado (3p)
- El diagrama de bloques de la UM con su decodificador (2p)

EL PROFESOR